

國立臺灣海洋大學 106學年度研究所碩士班招生考試試題

考試科目：計算機系統（含作業系統、計算機結構）

系所名稱：資訊工程學系碩士班不分組

1. 答案以橫式由左至右書寫。2. 請依題號順序作答。

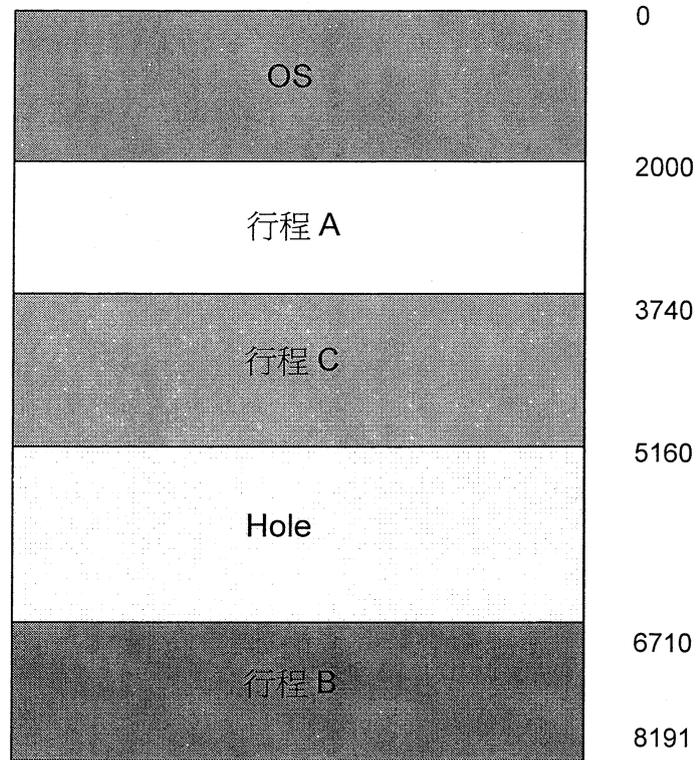
1-5 為是非題，6-15 為選擇題，1-15 每題兩分。

1. CPU 執行一個指令與記憶體讀取一次資料相比，通常記憶體的讀取比較快。
2. 使用者介面分為兩大類，命令行(Command Line)介面以及圖形化(Graphic)介面，其中的命令行介面使用困難，會逐漸消失。
3. 分頁系統(paging system)的最大優點就是減少了外部碎片(external fragmentation)。
4. CPU 的排程會優先照顧 I/O-Bound 行程。
5. 如果電腦系統只有一個核心，核心之內也只能執行一個線程(thread)。這樣的系統使用行程就好，沒有必要使用線程。
6. 每一個工作(Job)只能使用 CPU 很短的時間片段，之後 CPU 會被釋放回作業系統。這樣的系統稱之為 (a) multiprocessing (b) multi-programming (c) time-sharing system (d) real-time system
7. 作業系統的歸類 (a) 完全都是軟體, (b) 軟體與硬體兩者都有, (c) 完全都是硬體
8. 位於 CPU 與記憶體模組之間的位址匯流排，其信號傳遞的方向為？ (a) CPU 到記憶體 (b) 記憶體到 CPU (c) 雙向 (d) 不一定，隨架構而定
9. 互動系統通常會用哪一種排程？ (a) First-come, first-served, (b) Shortest job first, (c) Shortest remaining time first, (d) Round robin
10. 用同樣的演算法去壓縮一個已經壓縮過的檔案，會發生什麼結果？ (a) 檔案被刪除, (b) 檔案被解壓縮, (c) 檔案維持原狀, (d) 檔案壓縮的更小
11. PMT(page mapping table, or page table, 分頁對照表)的每一筆記錄對應於？ (a) 一個行程, (b) 一個線程, (c) 一個區段, (d) 一個分頁
12. EDF(Earliest Deadline First)排程通常適用在哪一種系統？(a) 批次系統, (b) 互動系統, (c) 即時系統, (d) 多元處理系統(multi-processing)
13. Dual mode 定義了哪一種裝置的運作模式？ (a) CPU, (b) Memory, (c) Bus, (d) Application program
14. 系統呼叫(system call)的呼叫者(caller)為 (a) CPU, (b) OS, (c) Memory, (d) Application program
15. 實務上應用最多的下列哪一種分頁置換策略？(a) FIFO (First-in-first-out), (b) LRU (least recently used), (c) Optimal, (d) Most Frequently Used
16. (4%)解決關鍵區的三個要件分別為\_\_\_\_\_、\_\_\_\_\_、以及有限等待(bounded waiting)。

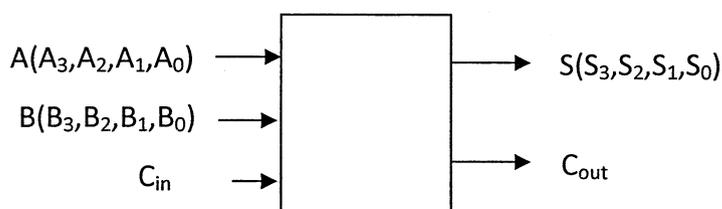
17. (4%)分頁大小為  $1024(=2^{10})$ ，位址  $23768(=0101-1100-1101-1000, \text{二進制})$ 的頁號以二進制表示為\_\_\_\_\_，相對位移以二進制表示為\_\_\_\_\_。
18. (4%)如果使用者需要寫資料到硬碟，資料在以下四個元件流經的順序為何？ (a) disk drive, (b) disk driver, (c) user process, (d) disk controller

19. (8%)參見右圖。MMU 內有兩個暫存器，relocation register 以及 limit register。假設當下行程為行程 C，

- 請問 relocation register 的內容為何？
- 邏輯位址 1680 是否合法？如果是，對應的實體位址為何？
- 作業系統決定行程 C 先暫停執行，改為執行行程 A。請問 limit register 的內容為何？
- 邏輯位址 1680 是否合法？如果是，對應的實體位址為何？



20. (8%) 說明指令在計算機中提升執行速度的方法。
21. (8%) 說明 cache memory 的功能及效能評估的方法。
22. (8%) 說明影響管線(pipeline)運作效能的可能原因及解決方法。
23. (6%) 說明 cache 中，Write back 與 Write through 技術的差異。
24. (6%) 2 補數數字系統，以 8 bits 表示 -8，
- 將此 8 bits 數字移至 16bits 後，結果為何？
  - 將此 8 bits 數字移至 4bits 後，結果為何？
25. (8%) 設計 4bit 加法器：(可使用邏輯閘、PLA、PAL、ROM、VHDL、Verilog 任一方法實現即可)



26. (6%) 說明下圖 F1 及 F2 的功能為何?

