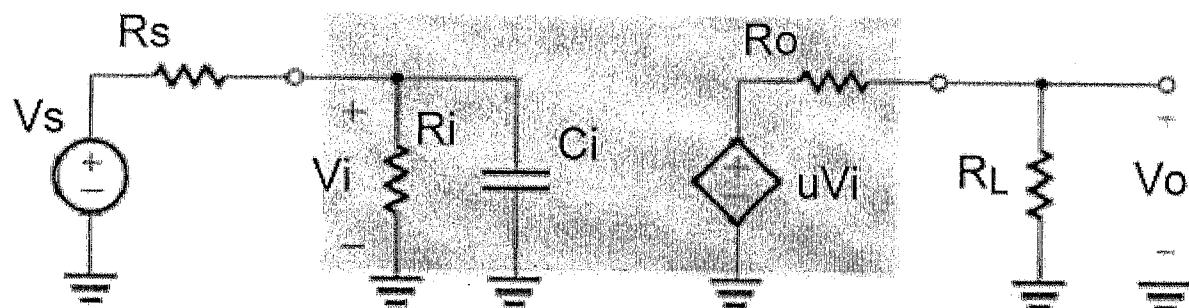


國立聯合大學 101 學年度碩士班考試招生

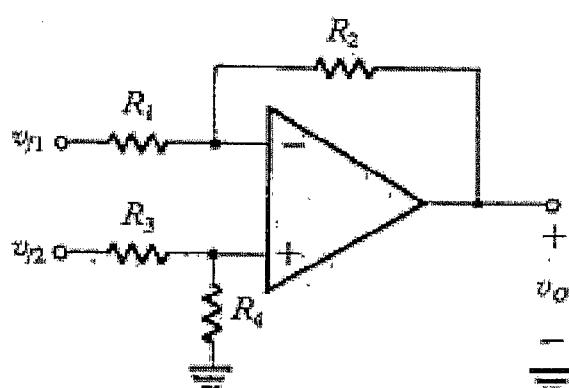
電子工程學系 入學考試試題

科 目： 電子學 第 1 頁共 2 頁

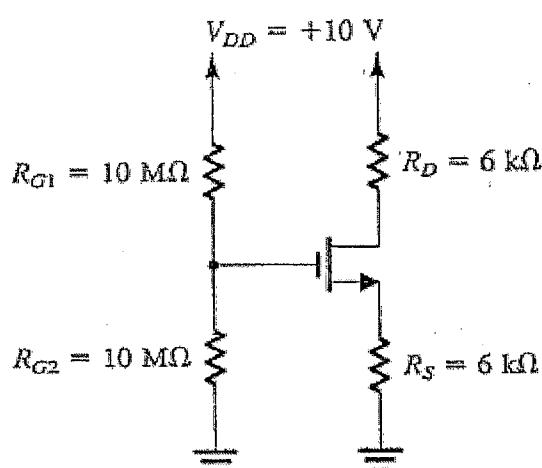
1. (10%) Figure below shows a voltage amplifier having an input resistance R_i , an input capacitance C_i , a gain factor μ , and an output resistance R_o . The amplifier is fed with a voltage source V_s having a source resistance R_s , and a load of resistance R_L is connected to the output. Applying the technique of low-pass STC networks, find the expression for the constants K and τ in the transfer function $T(s) = \frac{K}{1+s\tau}$.



2. (10%) (a) 若OP-AMP的open-loop gain為A，利用 $R_1 R_2$ 接成負迴授，針對反相與非反相兩種情況，寫出closed-loop gain $G = \frac{V_o}{V_i}$ 的表示式。
 (b) 下圖為difference amplifier，請推導 V_o 與 $V_{i1}-V_{i2}$ 的關係式，並寫出 $A_{cm}=0$ 的條件為何？(亦即當 $V_{i1} = V_{i2}$ ， $V_o=0$)



3. (10%) Analyze the circuit shown below to determine the voltages at all nodes and the currents through all branches, ie. (I_D, V_S, V_{GS}, V_D) . Let $V_t = 1\text{V}$ and $k'_n(W/L) = 1\text{mA/V}^2$. Neglect the channel-length modulation effect (i.e., assume $\lambda = 0$).



4. (10%) 各式電晶體之臨界電壓 $|V_t|=1.5V$ ，寫出下列滿足操作於飽和區的條件（電壓範圍）。
- 增強型NMOS， $V_G=5V$, $V_S=2.5V$, $V_D=???$
 - 空乏型NMOS， $V_D=6V$, $V_S=2V$, $V_G=???$
 - 增強型PMOS， $V_S=6V$, $V_D=2V$, $V_G=???$
 - 空乏型PMOS， $V_G=2V$, $V_S=4V$, $V_D=???$
5. (10%) (a) 寫出BJT與三種MOSFET g_m 的表示式。
(b) BJT與MOSFET的小訊號模型：hybrid- π 與T-model，分別有何不同？
(c) CS/CE放大器若加入 R_S/R_E ，對直流工作點與交流增益頻寬阻抗等，方別有何影響？
6. (10%) 請說明“feedback”，請利用Bode plot 說明“gain margin”、“phase margin”。
7. (15%) 請畫出“The basic MOS differential-pair configuration”，請對該電路完成小信號分析並寫出spice netlist。
8. (15%) 請利用一個電子電路或系統(例如：二極體溫度計)說明如何 分析、設計、模擬一個系統。
(除電子電路系統外，也可用資訊或通訊系統說明)
9. (10%) For a cascode MOS mirror utilizing devices with $V_t = 0.5 V$, $\mu_n C_{ox} = 387 \mu A/V^2$ $V_A' = 5 V/\mu m$, $W/L = 3.6 \mu m/0.36 \mu m$, and $I_{REF} = 100 \mu A$, find the minimum voltage required at the output and the output resistance.

